MINISTÉRIO DA EDUCAÇÃO
FUNDAÇÃO UNIVERSIDADE FEDERAL DE RONDÔNIA

DEPARTAMENTO ACADÊMICO DE CIÊNCIAS DA COMPUTAÇÃO - PORTO VELHO

Plano de Ensino

PLANO DE ENSINO

IDENTIFICAÇÃO		
Curso: Bacharelado em Ciência da Computação / Licenciatura em computação		
Componente Curricular: Arquitetura de computadores		
Pré-Requisito: Organização de computadores		**Código:**DIN00036
Professor: Dr. Marcello Batista Ribeiro		
Chefe de Departamento: Prof. Dr. Valmir Batista Prestes de Souza		
Ano:2023/2	**Semestre Letivo:** 2023.2, ofertada na modalidade presencial e complementada por recursos das Tecnologias de Informação e Comunicação propostas de forma remota com atividades assíncronas, consoante a Resolução nº 421/2022/CONSEA/UNIR	
Turma: T01		**Créditos:** 3
CARGA HORÁRIA: 60		
Teórica: 90%	**Prática:** 10%	**Total:** 100%

OBJETIVOS DO COMPONENTE CURRICULAR NO CURSO

Compreender as formas pelas quais os componentes internos de hardware de um computador são organizados com vistas ao seu adequado funcionamento, bem como explorar a organização e o funcionamento das arquiteturas utilizadas no âmbito do contexto tecnológico atual.

EMENTA

Elementos do processador, funcionamento do microprocessador, conjunto de instruções (avançadas), modos de endereçamento, tipo de dados, tratamento de interrupções. Técnicas de otimização em arquitetura de computadores. Linguagem de montagem (assembly). Análise da arquitetura de computadores utilizando linguagem de montagem. Acesso a dispositivos de entrada/saída utilizando linguagem de montagem. Multiprocessadores e multicomputadores. Aplicações.

METODOLOGIA DE TRABALHO DO PROFESSOR NO COMPONENTE CURRICULAR

Aulas expositivas com slides e quadro branco, e algumas aulas também será utilizada a sala de aula invertida.

Recursos utilizados:
Uso do laboratório com os software de simulação de circuitos (Logisim) e o simulador de arquitetura Neander.
Uso do Google Sala de aula para relacionamento com alunos e postagem das atividades.

AVALIAÇÃO E CRITÉRIOS DE AVALIAÇÃO DO COMPONENTE CURRICULAR

A avaliação compreende a aplicação de 2 (duas) provas P1 e P2, e 6 atividades.
A media (m) será calculada pela formula: m=(N1+N2)/2
Onde:
N1: compreende: P1+Atividade 01+Atividade 02+Atividade 03+mudança de base
sendo: P1=35%
Atividade 01=5%
Atividade 02=5%
Atividade 03=5%
mudança de base=5%
N2: compreende: P2+Atividade 04+Atividade 05
Sendo : P2=35%
Atividade 04=5%
Atividade 05=5%
O aluno que alcançar m>=6,0 será considerado aprovado.
Caso, ao final da disciplina, o aluno não atingi m>=6,0 terá direito a uma prova repositiva que substituirá a
menor nota entre N1 e N2, Caso a nota da repositiva seja maior, esta substituirá a menor nota e a média será recalculada.

CRONOGRAMAS DAS AULAS A SEREM MINISTRADAS

Outubro 2023	**Data**	**Horário de atividade**		**Número de Aulas de 50 minutos**	**Descrição**
		Presencial	**Assíncrona**		
	30/10/2023	7:50 às 10:20hs	0	3	Apresentação da disciplina
Novembro 2023	**Data**	**Horário de atividade**		**Número de Aulas de 50 minutos**	**Descrição**
		Presencial	**Assíncrona**		
	06/11/2023	7:50 às 12:10hs	0	5	Números binários e Portas lógicas
	13/11/2023	7:50 às 12:10hs	0	5	Nível lógico Digital
	20/11/2023	7:50 às 12:10hs	0	5	ALU de 8 bit
	27/11/2023	7:50 às 12:10hs	0	5	Processador iCore 7, tipos de barramentos e

					Processadores especiais
Dezembro 2023	**Data**	**Horário de atividade**		**Número de Aulas de 50 minutos**	**Descrição**
		Presencial	**Assíncrona**		
	04/12/2023	7:50 às 10:20hs	0	3	Chips de CPU e Barramento
	11/12/2023	7:50 às 10:20hs	0	3	Prova P1
	18/12/2023	7:50 às 12:10hs	0	5	Nível da microarquitetura, Memórias de desempenho
Janeiro 2024	**Data**	**Horário de atividades**		**Número de Aulas de 50 minutos**	**Descrição**
		Presencial	**Assíncrona**		
	22/01/2024	7:50 às 12:10hs	0	5	Nivel ISA
	29/01/2024	7:50 às 12:10hs	0	5	Simuladores da arquitetura
Fevereiro 2024	**Data**	**Horário de atividades**		**Número de Aulas de 50 minutos**	**Descrição**
		Presencial	**Assíncrona**		
	05/02/2024	7:50 às 12:10hs	0	5	Projeto.
	19/02/2024	7:50 às 12:10hs	0	5	Multiprocessadores
	26/02/2024	7:50 às 10:20hs	0	3	Multiprocessadores. Atividades
março 2024	**Data**	**Horário de atividades**		**Número de Aulas de 50 minuto**	**Descrição**
		Presencial	**Assíncrona**		
	04/03/2024	7:50 às 12:10hs	0	5	Multicomputadores
	11/03/2024	7:50 às 12:10hs	0	5	Multicomputadores Atividades
	18/03/2024	7:50 às 10:20hs	0	3	Revisão para a Prova
	25/03/	7:50 às	0	3	Prova P2

	2024	10:20hs			
TOTAL DE AULAS (50 min)			**73 aulas 60,8 horas**		
1°avaliação – 11/12/2023; **2° avaliação –** 25/03/2024					

REFERÊNCIAS BÁSICAS	
Tipo de material	Descrição
Livro	TANENBAUM, A. S. Organização estruturada de computadores. 5ª ed. São Paulo: Pearson Prentice Hall. 2007. STALLINGS, W. Arquitetura e organização de computadores. 8ª ed. São Paulo: Pearson Prentice Hall, 2010. WEBER, R. F. Fundamentos de arquitetura de computadores. 3ª ed. Porto Alegre: Bookman. 2008. GIMENEZ, S.P. Microcotroladores 8051. 1a Ed. São Paulo Pearson Education do Brasil Ltda, 2002.

REFERÊNCIAS COMPLEMENTARES	
Tipo de Material	Descrição
Livro	The Knob & Switch Computer: An Incremental Machine Simulator for Breadth-Based CS Courses

Porto Velho, 18 de outubro de 2024.

Prof. Dr. Marcello Batista Ribeiro